

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Masato KOYAMA, et al.

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING THE SAME

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

☐ Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.

☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e): Application No. Date Filed

☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY

APPLICATION NUMBER

MONTH/DAY/YEAR

Japan

2002-355451

December 6, 2002

Certified copies of the corresponding Convention Application(s)

☒ are submitted herewith

☐ will be submitted prior to payment of the Final Fee

☐ were filed in prior application Serial No. filed

☐ were submitted to the International Bureau in PCT Application Number

Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and

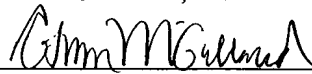
☐ (B) Application Serial No.(s)

☐ are submitted herewith

☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak

Registration No. 24,913

C. Irvin McClelland

Registration Number 21,124

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 6 日
Date of Application:

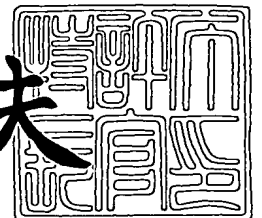
出 願 番 号 特 願 2 0 0 2 - 3 5 5 4 5 1
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 5 5 4 5 1]

出 願 人 株 式 会 社 東 芝
Applicant(s):

2 0 0 3 年 7 月 1 8 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 A000204963

【提出日】 平成14年12月 6日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/30

【発明の名称】 半導体装置および半導体装置の製造方法

【請求項の数】 12

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

【氏名】 小山 正人

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

【氏名】 西山 彰

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置および半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 基板と、

前記基板上に形成された絶縁膜と、

前記絶縁膜上に形成された電極とを具備し、

前記絶縁膜の前記基板側は、金属、シリコンおよび酸素を含有するエピタキシャル結晶絶縁膜であり、前記絶縁膜の前記電極側は、窒素をさらに含有する非晶質絶縁膜であることを特徴とする半導体装置。

【請求項 2】 前記絶縁膜における前記非晶質絶縁膜中の窒素濃度は、15原子%以上であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記金属は、Zr、Hf、Ti、およびランタノイド系元素からなる群から選択される少なくとも 1 種を含む請求項 1 または 2 に記載の半導体装置。

【請求項 4】 前記基板は、ソース・ドレイン領域を有し、

前記絶縁膜は、前記ソース・ドレイン領域に挟まれたゲート絶縁膜であり、

前記電極はゲート電極であることを特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 5】 前記ゲート絶縁膜における前記エピタキシャル結晶絶縁膜は、ゲート長よりも大きな単結晶を含有することを特徴とする請求項 4 に記載の半導体装置。

【請求項 6】 基板上に、金属、シリコンおよび酸素を含有し、表面領域に窒素をさらに含む非晶質絶縁膜を形成する工程と、

前記非晶質絶縁膜に非酸化雰囲気中で熱処理を施すことにより、前記窒素含有領域を非晶質絶縁膜として残しつつ、前記窒素を含有しない領域を固相成長により結晶化して、前記非晶質絶縁膜の前記基板側に金属、シリコンおよび酸素を含有するエピタキシャル結晶絶縁膜を形成する工程とを具備することを特徴とする半導体装置の製造方法。

【請求項 7】 前記窒素は、15原子%以上の濃度で前記非晶質絶縁膜の前

記表面領域に含有されることを特徴とする請求項 6 に記載の半導体装置の製造方法。

【請求項 8】 前記表面領域に窒素を含有する非晶質絶縁膜は、金属シリケート膜を堆積し、この金属シリケート膜を励起状態の窒素に曝すことにより形成されることを特徴とする請求項 6 または 7 に記載の半導体装置の製造方法。

【請求項 9】 前記表面領域に窒素を含む非晶質絶縁膜は、窒素雰囲気中で金属シリケート膜を堆積することにより形成されることを特徴とする請求項 6 または 7 に記載の半導体装置の製造方法。

【請求項 10】 前記熱処理が行なわれる前記非酸化雰囲気は、酸素分圧が $1 \times 10^{-3} \text{ Torr}$ 以下の雰囲気であることを特徴とする請求項 6 乃至 9 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 11】 前記熱処理が行なわれる前記非酸化雰囲気は、表面領域に窒素を含む非晶質絶縁膜を形成後、連続して前記絶縁膜上に電極を形成することにより得られることを特徴とする請求項 6 乃至 9 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 12】 前記熱処理は、 950°C 以上 1200°C 以下の温度で行なわれることを特徴とする請求項 6 乃至 11 のいずれか 1 項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置の製造方法に係り、特に MIS 電界効果トランジスタ (MISFET) を備える半導体装置の製造方法に関する。

【0002】

【従来の技術】

サブ $0.1 \mu\text{m}$ 世代の CMOS (Complementary Metal-Oxide-Semiconductor) デバイスにおけるゲート絶縁膜は、 SiO_2 換算で 1.5 nm 以下の性能が要求されている。しかしながら、従来から用いられてきたゲート絶縁膜材料である SiO_2 は、厚さが 1.5 nm になる

と直接トンネル電流のために絶縁膜とは呼べない、導電体的な振る舞いを示すようになる。極薄膜化に伴う絶縁特性の著しい劣化は、消費電力の増加につながるため、 SiO_2 は将来のデバイスでのゲート絶縁膜としての実用が不可能とされている。

【0003】

そこで、 SiO_2 よりも比誘電率の高い材料（ $\text{High-}\kappa$ 材料）を利用し、物理膜厚を厚くすることでリーク電流を抑えながら低い SiO_2 換算膜厚を実現する、いわゆる $\text{High-}\kappa$ ゲート絶縁膜技術の開発がさかんに行なわれている。

【0004】

特に、2007年ごろの技術の目安とされる技術ノード50nm以降の先端素子においては、 SiO_2 換算膜厚が1.0nm未満の性能を有する $\text{High-}\kappa$ ゲート絶縁膜が要求されている。現在検討されている代表的な $\text{High-}\kappa$ 材料（ HfO_2 、 Al_2O_3 など）では、 Si 基板との界面特性を改善するための界面層が必須とされる。界面層の比誘電率は低いため、 SiO_2 換算膜厚1nm以下の性能を実現することは極めて困難であると推測される。

【0005】

こうした問題を解決するために、 Si 基板上に直接 $\text{High-}\kappa$ を接触させる、いわゆるエピタキシャル $\text{High-}\kappa$ （エピ $\text{High-}\kappa$ ）絶縁膜技術が開発されてきた。エピ $\text{High-}\kappa$ では、界面層を形成しなくとも優れた界面特性が得られることが報告されており、 SiO_2 換算膜厚を各段に低減することが可能である。一例として、比誘電率50程度の CeO_2 を Si 上にエピタキシャル成長させたMISキャパシターにおいては、 SiO_2 換算0.38nmが実現されている。

【0006】

Si 基板直上にエピタキシャル成長した $\text{High-}\kappa$ ゲート絶縁膜は、極めて良好な界面電気特性を示すことが判明している（例えば、非特許文献1参照）。この文献には、 SrTiO/Si エピタキシャル系を用いたMISトランジスタにより、この系の界面電子移動度が理想的な SiO_2 と同等の性能を示すことが

開示されている。

【0007】

エピH i g h - κ は性能的には大変に優れているものの、その熱的安定性においては大きな課題を有している。例えばエピH i g h - κ /S i系では、ほとんどの場合、L S I工程で用いられる高温アニールによってエピ構造が壊れてしまう。さらに、エピH i g h - κ は結晶質であることから不純物拡散に対する透明性が極めて高く、例えばゲート電極からの不純物拡散、あるいはゲート電極を構成する金属元素拡散などが生じるおそれがある。この場合には、M I S F E Tの活性領域に対して重大な損傷を与えてしまう可能性が高い。

【0008】

なお、非エピタキシャルH i g h - κ へ窒素を添加して、H i g h - κ 絶縁膜全体を非晶質状態に保つ方法が提案されている（例えば、非特許文献2参照）。

【0009】

【非特許文献1】

S c i e n c e , v o l 2 9 3 (2 0 0 1) p 4 6 8

【0010】

【非特許文献2】

A p p l . P h y s . L e t t . , 8 0 (2 0 0 2) p 3 1 8 3

【0011】

【発明が解決しようとする課題】

上述したように従来、基板としてのS i上にエピH i g h - κ 絶縁膜を成膜するには、L S I工程の高温プロセスよりもはるかに低い温度で行なわなければならない。エピH i g h - κ 絶縁膜は、熱性において深刻な問題を有していた。S i基板上にH i g h - κ をエピタキシャル成長させるには、膜堆積過程に原理的な問題があったといえる。

【0012】

エピH i g h - κ 絶縁膜は、将来の先端C M O Sデバイスに相応しい性能を有している。しかしながら、熱的安定性、不純物拡散耐性という本質的な問題が解決されない限り、製品に搭載される可能性は極めて低いといえる。

【0013】

本発明は上述した問題点を考慮してなされたもので、その目的は、エピHigh- κ のSiO₂換算膜厚低減の可能性、良質な界面特性を保持しつつ、耐熱性を向上させ、不純物拡散耐性をも改善させたHigh- κ 絶縁膜を有する半導体装置、およびその製造方法を提供することにある。

【0014】

【課題を解決するための手段】

本発明の一態様にかかる半導体装置は、基板と、
前記基板上に形成された絶縁膜と、
前記絶縁膜上に形成された電極とを具備し、
前記絶縁膜の前記基板側は、金属、シリコンおよび酸素を含有するエピタキシャル結晶絶縁膜であり、前記絶縁膜の前記電極側は、窒素をさらに含有する非晶質絶縁膜であることを特徴とする。

【0015】

本発明の一態様にかかる半導体装置の製造方法は、基板上に、金属、シリコンおよび酸素を含有し、表面領域に窒素をさらに含む非晶質絶縁膜を形成する工程と、

前記非晶質絶縁膜に非酸化雰囲気中で熱処理を施すことにより、前記窒素含有領域を非晶質絶縁膜として残しつつ、前記窒素を含有しない領域を固相成長により結晶化して、前記非晶質絶縁膜の前記基板側に金属、シリコンおよび酸素を含有するエピタキシャル結晶絶縁膜を形成する工程とを具備することを特徴とする。

【0016】

【発明の実施の形態】

以下、図面を参照しつつ本発明の実施形態を説明する。

【0017】

本発明の実施形態にかかる半導体装置における絶縁膜は、基板側と電極側とに異なる性質を有する。具体的には、絶縁膜の基板側は、金属、シリコンおよび酸素を含有するエピタキシャル結晶絶縁膜であり、電極側は、窒素をさらに含有す

る非晶質絶縁膜である。特に、基板側のエピタキシャル結晶絶縁膜は、非晶質 $\text{High-}\kappa$ 膜/ Si 構造を高温アニールして、固相成長により形成されたものである。

【0018】

まず、非晶質 $\text{High-}\kappa$ 膜/ Si 構造を高温アニールして、固相成長によって結晶 $\text{High-}\kappa$ をエピタキシャル成長させることができることを確認した。

【0019】

Si 基板の上に、スパッタ法により非晶質 PrSi_xO_y 膜を 10 nm の膜厚で堆積し、その上に CVD 法により膜厚 200 nm の多結晶 Si 膜を堆積した。次いで、 1000°C で 30 秒間、窒素雰囲気中で熱処理した。こうして得られた構造の断面 TEM 写真を、図 1 に示す。

【0020】

図 1 の写真から明らかなように、熱処理を施すことにより $\text{Si}(100)$ 基板の上に結晶質絶縁膜が、 10 nm 程度の膜厚でエピタキシャル成長している。EDX による試料断面の組成分析によって、この固相エピタキシャル成長した結晶絶縁膜は PrSi_xO_y であることが確認された。

【0021】

次に、同様の手法により Si 基板の上に非晶質 LaSi_xO_y 膜および多結晶 Si 膜を順次形成した。各膜の膜厚は、それぞれ 10 nm および 100 nm とした。得られた構造を 1000°C で 30 秒間、窒素雰囲気中で熱処理した後の断面 TEM 写真を、図 2 に示す。前述の非晶質 PrSi_xO_y 膜の場合と同様に、 $\text{Si}(100)$ 基板には、 10 nm 程度の厚さで結晶絶縁膜が固相成長によってエピタキシャルに成長していることがわかる。

【0022】

いずれの場合も、結晶質絶縁膜は 1000°C という高温で固相成長により形成されているがゆえに、LSI の不純物活性化工程にも耐える構造であるといえる。 1000°C で固相成長が起きたことから、この構造が熱力学的に最も安定であることが示される。このような高温で形成されたエピ $\text{High-}\kappa$ 絶縁膜/ Si の界面構造は、当然ながら、その後に行なわれる LSI 高温工程を経ても充分な

安定性を維持することができる。通常、LSI工程の高温プロセスは、 950°C ～ 1200°C の温度範囲が想定されるので、結晶質絶縁膜を固相成長させる熱処理も、こうした範囲の温度で行なわれることが望まれる。

【0023】

高温工程で固相成長を実現するに当たって、非晶質膜/Si基板構造のままでは、装置雰囲気からの酸素拡散によるSi基板の酸化が起きるおそれがある。これを避けるために、固相成長のための高温アニールは、 $1\times 10^{-3}\text{Torr}$ 以下の酸素分圧のもとで行なわれることが好ましい。あるいは、非晶質絶縁膜上に電極となる導電膜を形成してから高温アニールを行なった場合にも、Si基板表面の酸化を避けることができる。

【0024】

ここで、前述と同様の手法によりSi基板上に、膜厚10nmの非晶質 LaSi_xO_y 膜を形成し、表面に導電膜を形成せずに 1000°C で30秒間、酸素分圧が $1\times 10^{-2}\text{Torr}$ という条件で熱処理を行なった。得られた構造の断面TEM写真を、図3に示す。

【0025】

Si基板と LaSi_xO_y 膜との間には、固相成長による結晶絶縁膜ではなく、 SiO_2 からなる界面層が生じていることが、図3の写真から明らかである。これは、熱処理雰囲気からSi基板表面に拡散した酸素分子がSi基板表面を酸化する過程と、結晶絶縁膜が固相成長する過程とが競合過程にあることを示している。酸化反応が優勢になって SiO_2 界面層が成長すると、固相成長が抑制されてしまう。

【0026】

非晶質絶縁膜を非酸化雰囲気中で熱処理することにより、 SiO_2 界面層の成長を抑制して、耐熱性の高いエピHigh- κ 結晶絶縁膜をSi基板上に固相成長させることが原理的に製造可能であることが確認された。

【0027】

エピHigh- κ 結晶絶縁膜は耐熱性に優れるものの、不純物拡散に対する透明性が極めて高いという欠点を有している。そこで、電極側からの不純物あるい

は金属元素の拡散を有効に防止して不純物拡散耐性を向上させるために、本発明の実施形態においては、エピHigh- κ 絶縁膜の電極側を非晶質のままに維持する。熱処理前のHigh- κ 絶縁膜の表面領域に窒素を含有させることによって、これを可能とした。不純物拡散耐性を高めることによって、例えばMISFETの場合には、活性領域を汚染から防ぐことができる。

【0028】

図4を参照して、こうした絶縁膜の製造方法の一例を説明する。

【0029】

まず、図4(a)に示すようにSi基板10上に、非晶質High- κ 絶縁膜11を堆積する。非晶質High- κ 絶縁膜としては、例えば、また、La, Ce, Pr, Nd, Pm, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, YbおよびLuといったランタノイド金属を含有する酸化物またはシリケート、あるいはHf、Zr、Ti等の酸化物またはシリケートなどが挙げられる。ここでの成膜方法は特に限定されず、CVD法、スパッタ法、MBE法、金属後酸化法などの任意の手法を採用することができる。

【0030】

次いで、表面を励起状態の窒素に曝すことにより表面から所定の深さまで窒素を添加して、窒素添加領域11bを形成する。具体的には、プラズマ窒化、リモートプラズマ窒化などの手法を採用して窒素を添加することができる。窒素添加領域11bは、High- κ 絶縁膜の固相成長フロントをピン止めして、それ以上の領域まで固相成長が進行するのを抑止する。すなわち、引き続いて非酸化雰囲気中で熱処理を行なうことによって、窒素未添加領域11aのみで固相成長してエピHigh- κ 絶縁膜が得られる。

【0031】

窒素添加の効果を十分に発揮させるために、ここで添加される窒素の濃度は、15原子%以上とすることが望まれる。15原子%未満の場合には、1000℃程度の高熱処理過程で膜は、窒素添加の効果が十分に得られずに結晶化するおそれがあり、明瞭なHigh- κ 非晶質/エピHigh- κ 結晶質積層構造を実現することができなくなる。

【0032】

また、窒素添加領域 11b の厚さは、1 nm 以上 2.5 nm 以下であることが好ましい。1 nm 未満の場合には、非晶質膜中を不純物が拡散するおそれがあり、不純物拡散を効率的に抑制することが困難となる。一方、2.5 nm を越えると、SiO₂ 換算膜厚が厚くなってしまふことから要求を満たせなくなる。

【0033】

窒素添加領域 11b を有する非晶質 High- κ 絶縁膜 11 は、窒素を含まない雰囲気中で金属シリケート膜を堆積した後、雰囲気を窒素に変更することによって形成することもできる。金属シリケートとして Hf シリケートを堆積する場合には、例えば Ar/O₂ 雰囲気中、スパッタ法等により窒素を含まない非晶質 High- κ 絶縁膜を堆積する。次いで、Ar/O₂/N₂ 雰囲気中、窒素の圧力が全圧の 1/20 ~ 1/10 程度の雰囲気中で窒素を含む領域を堆積することによって、上述したような窒素添加領域 11b を表面に有する非晶質 High- κ 絶縁膜 11 を形成することができる。

【0034】

その後、非酸化雰囲気を確保するために、図 4 (b) に示すように電極となる多結晶 Si 膜 12 を堆積する。すでに説明したように、 1×10^{-3} Torr 以下の酸素分圧のもとで熱処理が行なわれる場合には、これによって非酸化雰囲気が得られるので多結晶 Si 膜 12 を形成しなくてもよい。

【0035】

さらに、950℃ ~ 1200℃ の温度で 1 秒 ~ 30 分程度熱処理することによって、窒素未添加領域 11a のみで固相反応が生じて、図 4 (c) に示すような非晶質 High- κ 絶縁膜 11b / 結晶質 High- κ 絶縁膜 11c / Si 構造 10 が得られる。ここで熱処理時間に関しては、固相成長を完全に完了させる観点からは 30 分程度と長い方が好ましい。また、LSI の工程数をできる限り減らしたい場合には、固相成長を不純物活性化工程を兼ねて行なうことも可能である。この場合には 1 秒程度の熱処理となるが、この程度の熱処理でも固相成長はほぼ完全に完了している。

【0036】

非晶質 $\text{High-}\kappa$ 絶縁膜 11 として HfSi_xO_y を用い、上述した工程にしたがって非晶質 $\text{High-}\kappa$ 絶縁膜/結晶質 $\text{High-}\kappa$ 絶縁膜/ Si 構造を形成した。得られた構造の断面 TEM 写真を、図 5 に示す。図 5 の写真から明らかなように、 Si 基板には Hf シリケート (結晶 HfSiO) が固相エピタキシャル成長している。結晶質層は窒素が添加された膜の中央付近で成長を停止していて、膜の上半分は非晶質 (非晶質 HfSiON) になっていることがわかる。具体的には、非晶質層の厚さは、2 nm 程度であった。

【0037】

また、結晶質層における単結晶の大きさは、100 nm 程度であることが確認された。固相成長により形成された結晶絶縁膜における単一の結晶の大きさは、典型的には 100 nm 以上であり、将来の MISFET のゲート長よりも大きい結晶領域を有する。このことは、一つのトランジスタに含まれる結晶絶縁膜が単一の結晶からなることを意味している。こうした単結晶絶縁膜は、非晶質絶縁膜や多結晶絶縁膜などと比較して、結晶欠陥が極めて少ない。半導体装置の長期信頼性は絶縁膜中のミクロスコピックな結晶欠陥に支配されることから、本発明の実施形態にかかる構造が極めて高い性能を示すことが示唆される。

【0038】

図 5 に示される非晶質 $\text{High-}\kappa$ 絶縁膜/結晶質 $\text{High-}\kappa$ 絶縁膜/ Si 構造の MIS キャパシターについて、CV 特性および IV 特性を調べ、得られた結果を図 6 および図 7 に示した。

【0039】

図 6 に示されるように、 V_{fb} (フラットバンド電圧) は 0.8 V 程度であり、ヒステリシスは 10 mV 未満である。このように、図 5 に示したエピ $\text{High-}\kappa/\text{Si}$ 基板界面は、理想的な電気的特性を示すことが明らかであり、固相成長によるエピ界面は高品質であることがわかる。

【0040】

また、図 7 に示されるように、図 5 に示したエピ $\text{High-}\kappa/\text{Si}$ 基板構造は、極めて低い漏れ電流特性を有している。具体的には、従来の SiO_2 膜に対してリーク電流を 3 桁以上低減することができた。

【0041】

さらに、図5に示した表面領域に非晶質領域を有する絶縁膜について、多結晶Siからの不純物拡散耐性を調べた。具体的には、多結晶Siに添加された高濃度のボロン不純物が、絶縁膜を通してSi基板につきぬけた濃度を測定し、裏面SIMSの実験結果を図8のグラフに曲線aとして示す。図中、曲線bは、非晶質領域を有しない絶縁膜についての結果である。

【0042】

ボロンは、原子半径が小さく物質中の拡散速度が最も速い元素の一つであるので、ボロン拡散耐性は、その他の不純物拡散耐性を推測する良好な目安となる。

【0043】

図8のグラフ中、約2600Å以下の領域はSi基板であり、2600～3000Åの領域は絶縁膜であり、3000Å以上の領域が多結晶Siである。グラフの横軸は、Siのエッチングレートをもとに記載しており、絶縁膜の部分では1/10以下にエッチングレートが低下している。したがって、実際の絶縁膜厚は30Å程度である。絶縁膜の表面領域に非晶質部分を有する本発明の実施形態にかかる構造の場合には、曲線aに示されるようにSi基板へのボロンの拡散はほとんど見られない。

【0044】

これに対して、絶縁膜全体が結晶化している場合には、曲線bに示されるように、著しいSi基板へのボロン拡散が確認された。これは、絶縁膜の全体が結晶化することによって、その結晶粒界が不純物の高速拡散経路となることを示唆しており、非晶質膜がこの高速拡散経路を閉じることを意味する。

【0045】

窒素を添加することによりHigh- κ 絶縁膜の表面領域に非晶質部分を維持するに当たっては、窒素添加領域の深さによって最終的な非晶質High- κ 膜の厚さが決定される。このため、その制御性に優れた励起窒素を用いた表面窒化法を採用して窒化を行なうことが最も望ましい。窒素を含まないHigh- κ と窒素を含むHigh- κ 層とを、膜厚を制御しつつ連続的に堆積して非晶質絶縁

膜を形成した後、非酸化雰囲気中でアニールした場合も、上述したような効果を得ることができる。

【0046】

以上、PrやLaといった希土類系材料、および遷移金属Hfの珪酸物を例に挙げて本発明の実施形態を説明したが、本発明はこれに限定されるものではない。希土類金属一般、遷移金属Zr, Tiにおいても同様の効果は再現でき、その形態は、シリコンを含まない金属酸化物であってもよい。

【0047】

本発明の実施形態にかかる非晶質絶縁膜／結晶絶縁膜（エピHigh- κ ）／Si構造は、SiO₂換算膜厚を低減できる点において、従来のエピHigh- κ の利点をおおむね受け継ぐことができる。従来のエピHigh- κ 以外のHigh- κ ゲート絶縁膜では、Si基板との界面特性を改善するためにSiO₂のような比誘電率の低い材料を積層系に加えなければならず、この低誘電率層が全体のSiO₂換算膜厚を支配していた。

【0048】

これに対して、本発明の実施形態においては、非晶質絶縁膜は比較的高い比誘電率を有し、積層系のSiO₂換算膜厚を低いままに保つことが可能となった。本発明の実施形態にかかる非晶質絶縁膜の比誘電率が高いのは、この層がHigh- κ 膜に窒素が添加されたHigh- κ 材料であることに起因する。

【0049】

基板側がエピタキシャル結晶であり、電極側が非晶質からなる本発明の実施形態にかかる絶縁膜は、MISFETのゲート絶縁膜として好適に用いることができる。図9には、こうしたMISFETを含む本発明の実施形態にかかる半導体装置の断面図を示す。

【0050】

図示する半導体装置においては、素子分離絶縁膜22が形成された基板21上に、ゲート絶縁膜26を介してゲート電極27が配置されている。基板21としては、SiおよびGeの少なくとも一方からなる基板を用いることができ、ここではシリコン基板を用いた。シリコン基板21内のゲート絶縁膜26を挟む位置

には、高濃度不純物拡散領域からなるソース／ドレイン拡散領域 24 が形成され、これらによって MOS トランジスタが構成される。

【0051】

ゲート絶縁膜 26 は、すでに説明したように基板 21 側がエピ High- κ 結晶であり、ゲート長以下の寸法の単結晶が含まれる。一方、ゲート絶縁膜 26 のゲート電極 27 側は非晶質である。こうしたゲート絶縁膜 26 は、上述したような手法により形成することができる。ゲート絶縁膜 26 上には、常法によりゲート電極 27 を堆積する。例えば、減圧 CVD 法による多結晶 Si あるいは多結晶 SiGe 堆積、あるいは CVD 法による TiN などの高融点金属窒化物を堆積して、ゲート電極 27 を形成することができる。

【0052】

次いで、ゲート電極 27 およびゲート絶縁膜 26 を常法により加工した後、浅い接合 24、SiN などからなるゲート側壁 28、深い接合 23、およびサリサイド 25 を形成して、図 9 に示すような構造の半導体装置が得られる。

【0053】

ゲート絶縁膜 26 は、基板 21 側がエピ High- κ 結晶であるので熱的安定性に優れ、ゲート電極 27 側が非晶質であることに起因して不純物拡散耐性も高い。しかも、SiO₂ 換算膜厚は十分に低減されるのみならず、ゲート絶縁膜 26 と Si 基板 21 との界面特性も良好である。このように、従来の High- κ 絶縁膜の利点は維持しつつ、従来の問題点は全て解決することができた。

【0054】

上述したようなエピ High- κ 結晶／非晶質絶縁膜は、キャパシター絶縁膜として用いることもでき、この場合にはリーク電流の低減という効果が得られる。

【0055】

【発明の効果】

以上詳述したように本発明によれば、エピ High- κ の SiO₂ 換算膜厚低減の可能性、良質な界面特性を保持しつつ、耐熱性を向上させ、不純物拡散耐性をも改善させた High- κ 絶縁膜を有する半導体装置およびその製造方法が提

供される。

【0056】

本発明により、優れた特性を備えたエピHigh- κ 絶縁膜が実現可能となった。かかるエピHigh- κ 絶縁膜は、高速で低消費電力な先端シリコンCMOSデバイス実用化に大きく貢献することが予測され、その工業的価値は絶大である。

【図面の簡単な説明】

【図1】

本発明の一実施形態にかかる絶縁膜におけるエピタキシャルHigh- κ 絶縁膜の一例を示す断面TEM写真。

【図2】

本発明の他の実施形態にかかる絶縁膜におけるエピタキシャルHigh- κ 絶縁膜の他の例を示す断面TEM写真。

【図3】

従来の絶縁膜における熱処理後の断面TEM写真。

【図4】

本発明の一実施形態にかかる絶縁膜の形成方法を表わす断面図。

【図5】

本発明の他の実施形態にかかる絶縁膜におけるエピタキシャルHigh- κ 絶縁膜を示す断面TEM写真。

【図6】

本発明の他の実施形態にかかる絶縁膜の容量-電圧特性を表わすグラフ図。

【図7】

本発明の他の実施形態にかかる絶縁膜の電流-電圧特性を表わすグラフ図。

【図8】

絶縁膜のSIMS分析実験結果。

【図9】

本発明の一実施形態にかかる半導体装置の断面模式図。

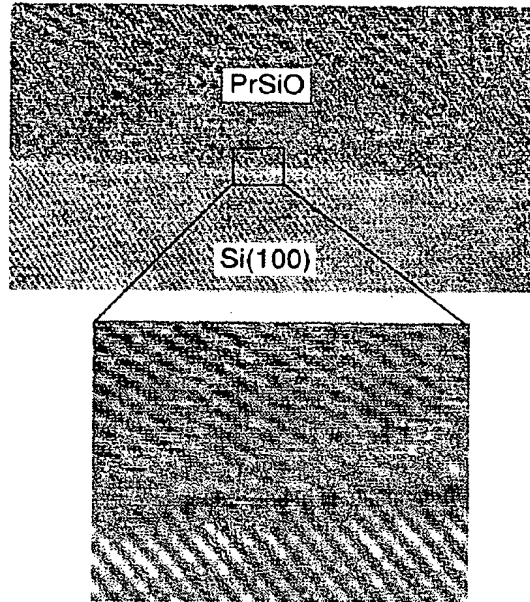
【符号の説明】

- 1 0 … S i 基板
- 1 1 … 非晶質 H i g h - κ 絶縁膜
- 1 1 a … 窒素未添加領域
- 1 1 b … 窒素添加領域
- 1 1 c … 結晶質 H i g h - κ 絶縁膜
- 2 1 … 基板
- 2 2 … 素子分離領域
- 2 3 … 深い拡散層
- 2 4 … 浅い拡散層
- 2 5 … サリサイド
- 2 6 … ゲート絶縁膜
- 2 7 … ゲート電極
- 2 8 … ゲート側壁

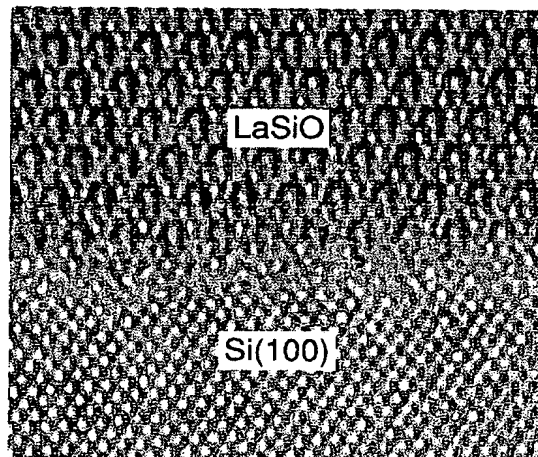
【書類名】

図面

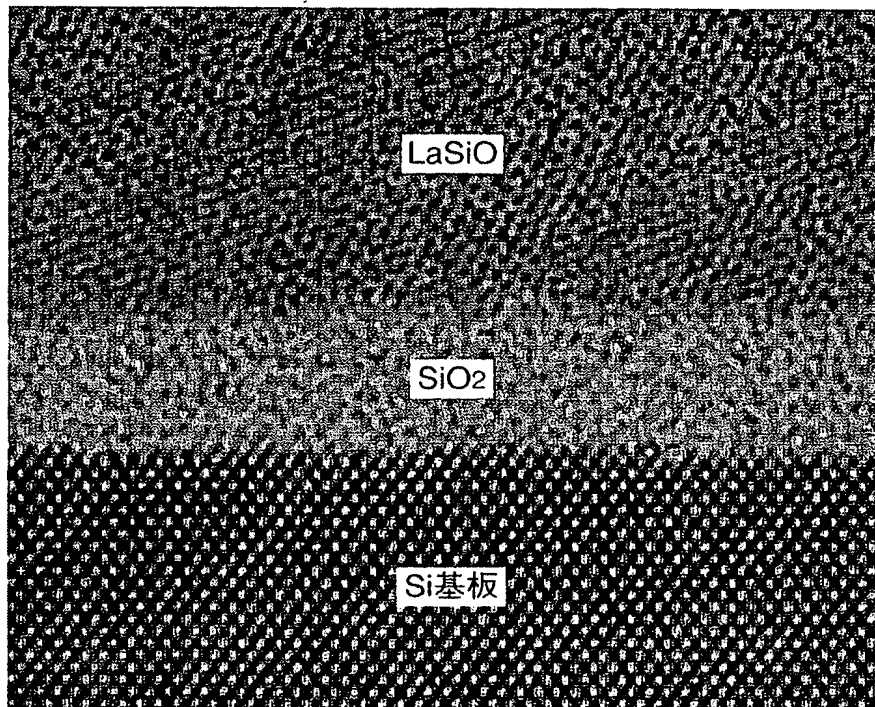
【図 1】



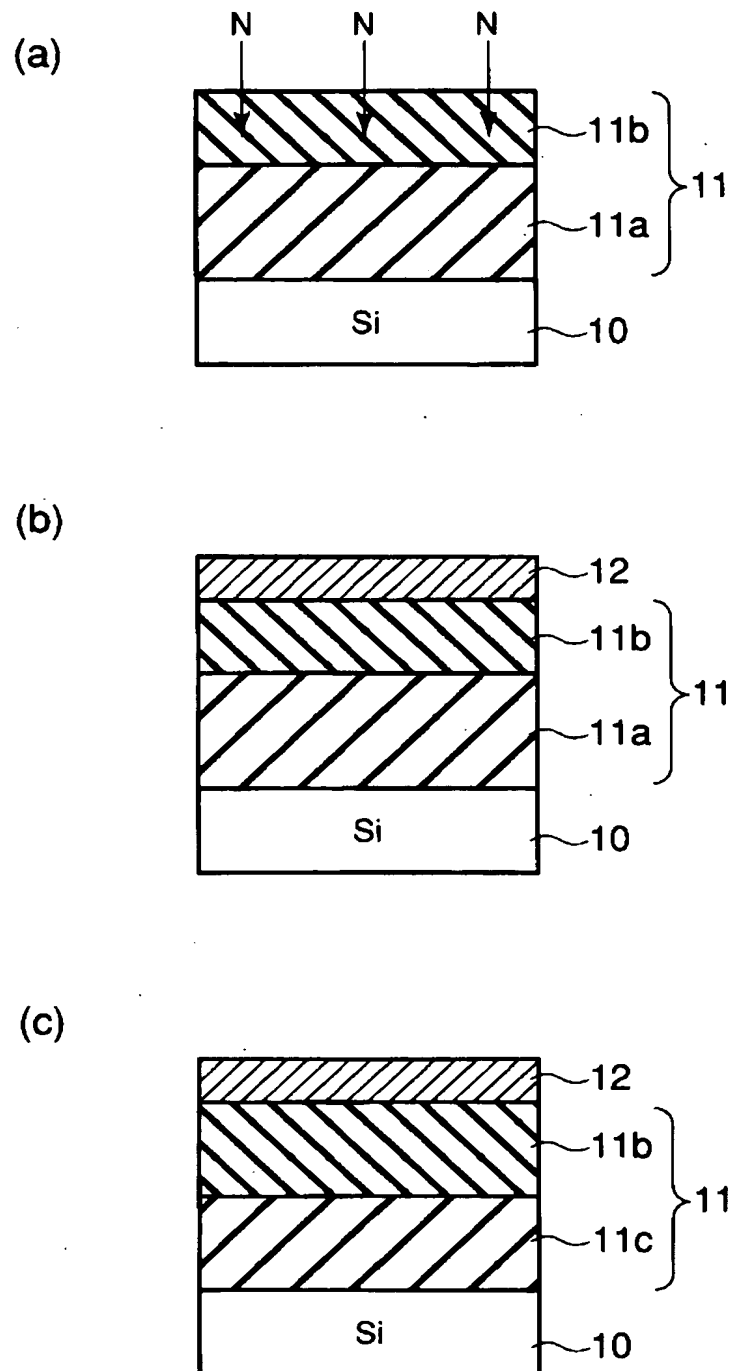
【図 2】



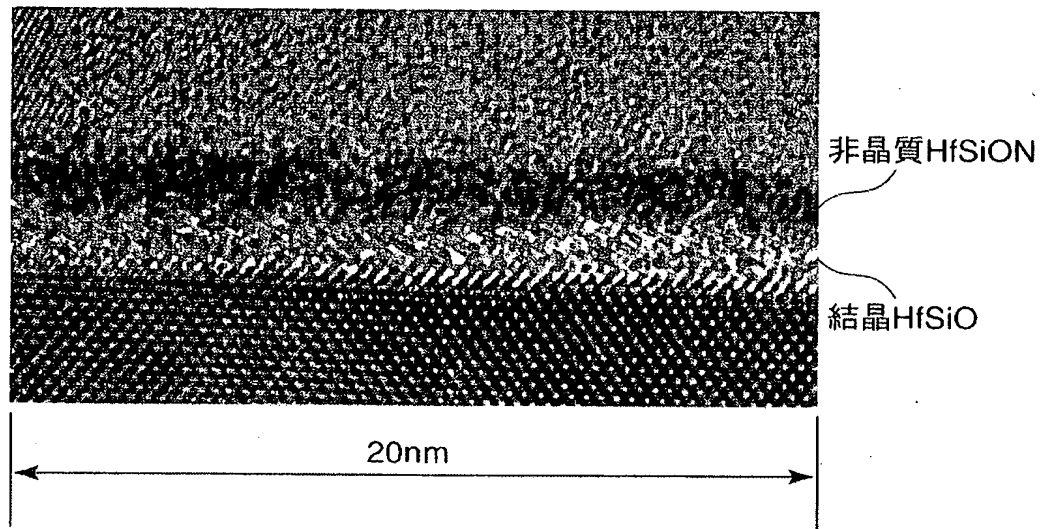
【図 3】



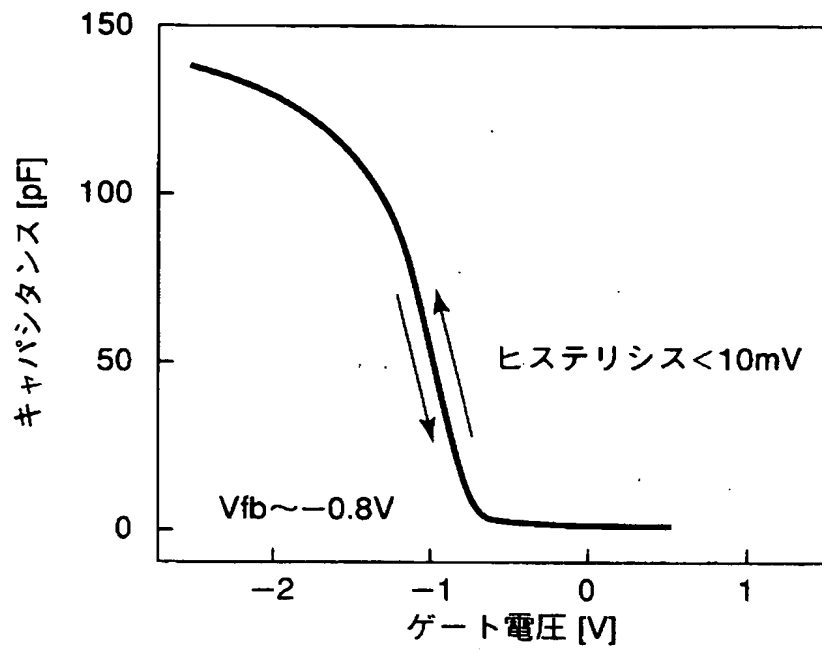
【図 4】



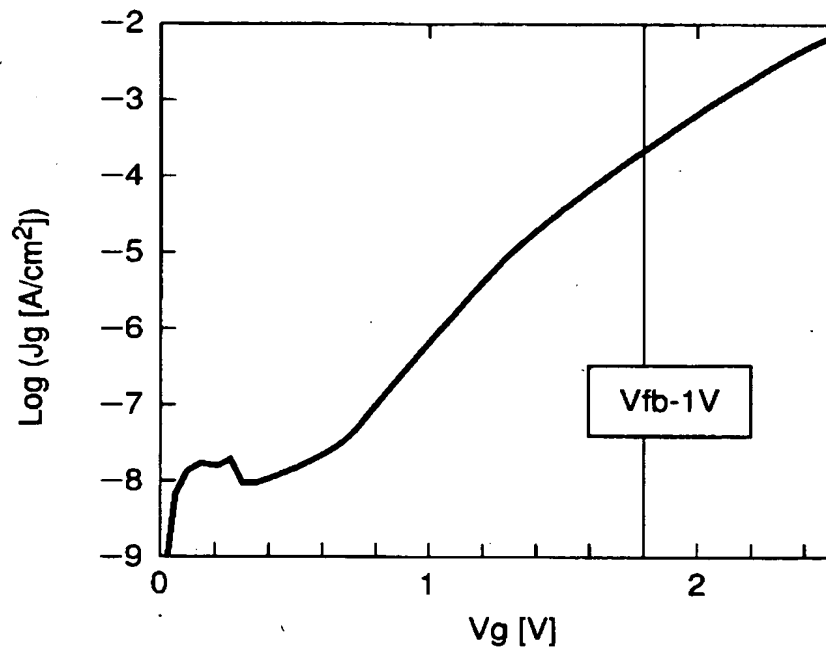
【図 5】



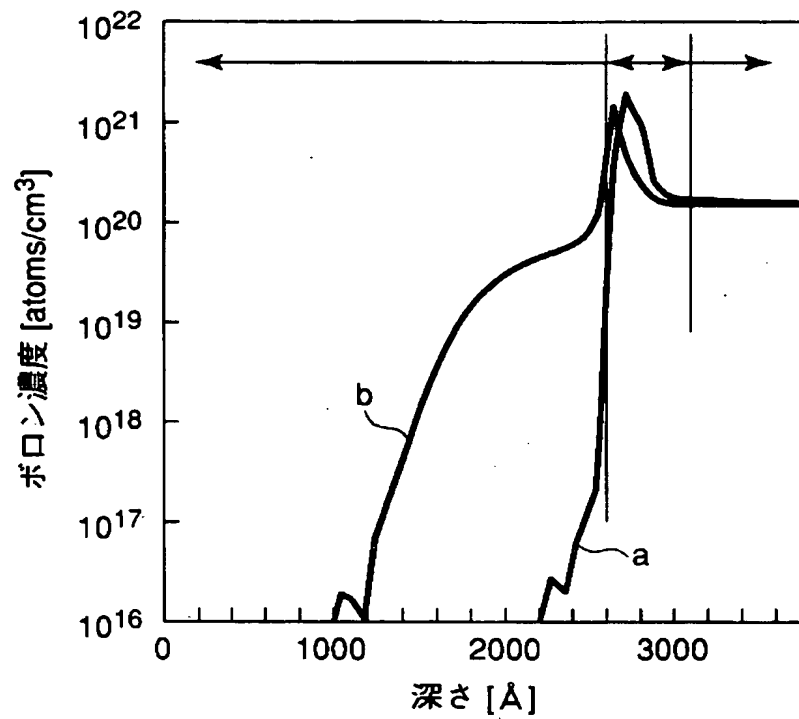
【図 6】



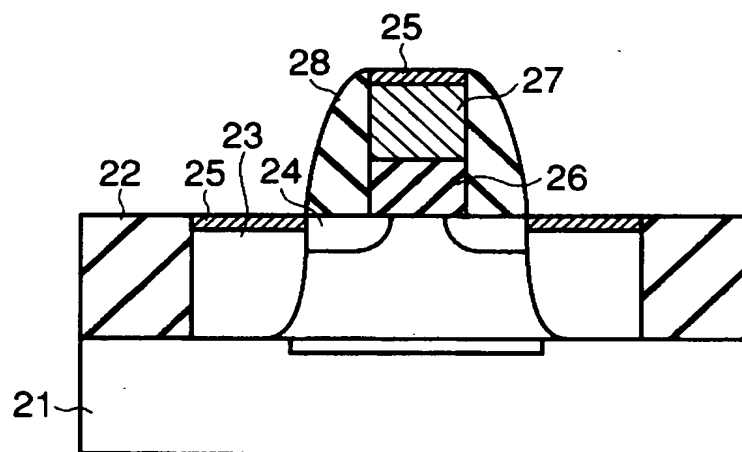
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 エピ $\text{High-}\kappa$ の SiO_2 換算膜厚低減の可能性、良質な界面特性を保持しつつ、耐熱性を向上させ、不純物拡散耐性をも改善させた $\text{High-}\kappa$ 絶縁膜を有する半導体装置を提供する。

【解決手段】 基板(10)と、前記基板上に形成された絶縁膜(11)と、前記絶縁膜上に形成された電極(12)とを具備する半導体装置である。前記絶縁膜の前記基板側は、金属、シリコン及び酸素を含有するエピタキシャル結晶絶縁膜(11c)であり、前記絶縁膜の前記電極側は、窒素をさらに含有する非晶質絶縁膜(11b)であることを特徴とする。

【選択図】 図4

特願 2002-355451

出願人履歴情報

識別番号

[000003078]

1. 変更年月日 2001年 7月 2日
[変更理由] 住所変更
 住 所 東京都港区芝浦一丁目1番1号
 氏 名 株式会社東芝

2. 変更年月日 2003年 5月 9日
[変更理由] 名称変更
 住所変更
 住 所 東京都港区芝浦一丁目1番1号
 氏 名 株式会社東芝